مجلة جامعة طرطوس للبحوث والدراسات العلمية _ سلسلة العلوم الهندسية المجلد (8) العدد(3) 2024
Tartous University Journal for Research and Scientific Studies - engineering Sciences Series Vol. (8) No. (3) 2024

تصميم ومحاكاة مبدل قدرة إلكتروني (DC/DC) بمجال واسع لتغير توتر الدخل باستخدام برنامج LTSpice

صفاء الاحمد *
يانه المقدم **

(تاريخ الإيداع 2023/10/25 . قُبِل للنشر في 2024/3/4)

□ ملخّص □

يهدف البحث إلى اختيار طوبولوجيا مبدل قدرة إلكتروني نوع (Sepic) من أجل الحصول على جهد خرج ثابت عند تغير جهد الدّخل بمجال واسع، بحيث يلائم عمل الخلايا الشمسية المتغيرة بتغيّر الإشعاع الشمسي في ظروف الساحل السّوري (الإشعاع الشّمسي ودرجة الحرارة)، وأن يكون المبدل المصمّم ذو فعالية عالية ومحقّق للاستقرار في زمن صغير.

تقدّم هذه المقالة دراسة تصميمية للمبدل Sepic، مع حساب الكفاءة النظرية للمبدل، كما تستعرض أنظمة الحلقة المفتوحة وأنظمة الحلقة المغلقة بهدف بناء نموذج للمبدل Sepic باستخدام التحكم المباشر (التحكم بحلقة الجهد)، ومن ثمّ بناء نموذج آخر للمبدل باستخدام التحكم بحلقة التيار، بالإضافة إلى تصميم نموذج جديد للمبدل باستخدام التحكم غير المباشر (التحكم بحلقتي الجهد والتيار) من أجل تحقيق الاستقرار في الخرج خلال زمن قصير في ظل الظروف الجوية سريعة التغيّر (مثل الإشعاع الشّمسي)، كما تمّ إجراء المحاكاة باستخدام برنامج LTspice مع حساب الكفاءة، وعرض نتائج المحاكاة ومقارنتها مع نتائج الدّراسة التصميمية.

تظهر نتائج المحاكاة والمقارنة أنّ المبدل Sepic يعمل في نظام الحلقة المفتوحة كمبدل رافع لجهد الخرج، كما يعمل كمبدل خافض للجهد، أمّا في نظام الحلقة المغلقة نجد أنّ المبدل Sepic يعمل بشكل أفضل باستخدام التحكم بحلقتي الجهد والتيار، نظراً لعدم وجود اضطراب وتموّج في الخرج، وتحقيق الاستقرار في زمن قياسي صغير 0.8 [msec]، حيث تتحسّن الاستجابة العابرة بشكل كبير. بيّنت النتائج أيضاً أنّ المبدل يحقّق كفاءة عالية تصل نظرياً إلى 97.955%، بينما تصل في المحاكاة إلى 96.666% نظراً لوجود بعض الضياعات في العناصر المستخدمة.

الكلمات المفتاحية: مبدل القدرة الإلكتروني، لوح شمسي، برنامج LTspice.

* مدرس في كلية الهندسة التقنية، جامعة طرطوس، طرطوس – سوريا.
** طالبة دراسات عليا في كلية الهندسة التقنية، جامعة طرطوس، طرطوس – سوريا.

مجلة جامعة طرطوس للبحوث والدراسات العلمية _ سلسلة العلوم الهندسية المجلد (8) العدد(3) 2024
Tartous University Journal for Research and Scientific Studies - engineering Sciences Series Vol. (8) No. (3) 2024

Design and Simulation of DC/DC Electronic Power Converter with a Wide Range of Input Voltage using LTSpice Software

Safaa Alahmad *
Yana Almokadam **

(Received 25/10/2023 . Accepted 4/3/2024)

□ ABSTRACT □

The research aims to choose the topology of an electronic power converter (Sepic) in order to obtain a stable output voltage when the input voltage changes over a wide range, so that it suits the operation of variable solar cells with changing solar radiation in the conditions of the Syrian coast (solar radiation and temperature) . This article presents a design study of the Sepic converter, with calculating the theoretical efficiency of the converter and reviews the systems open-loop and closed-loop systems with the aim of building a model of the Sepic converter using direct control (voltage loop control), and then building another model of the converter using current-loop control, in addition to designing a new model of the converter using indirect control (voltage and current loop control). In order to achieve stability in the output within a short time under rapidly changing weather conditions (such as solar radiation), simulation was also conducted using the LTspice software with calculating the efficiency, and the simulation results were presented and compared with the results of the design study.

Simulation and comparison results show that the Sepic converter works in the open-loop system as a boost converter, and also works as a buck converter. In the closed-loop system, the Sepic converter works best using voltage and current loop control, due to the absence of turbulence and ripple in the output, and stability in a small record time of 0.8 [msec], where transient response is greatly improved. The results also showed that the converter achieves a high efficiency of 97.955% in theory, while in simulation it reaches 96.666% due to some losses in the elements used.

Key words: Electronic power converter, Solar panel, LTspice software.

**Lecturer, Faculty of Technical Engineering, Tartous University, Syria.
***Postgraduate Student, Faculty of Technical Engineering, Tartous University, Syria.

1- المقدّمة:

يُعتبر المبدل الإلكتروني (DC–DC) من المكونات الأساسية المستخدمة بشكل فعّال في الأنظمة الكهروضوئية، حيث يمكن استخدامه كواجهة ربط بين الألواح الشمسية والأحمال من أجل رفع جهد اللوح الشّمسي أو خفضه حتى يتناسب مع جهد الحمل على خرج المبدل، أي يعمل المبدل كمُلائم (Adapter) للطّاقة الكهربائية يتيح لنا استخدامها بالشّكل الأمثل، ويستخدم بكثرة في تغذية الانفرترات (القالبات) والمدخرات (البطاريات) وغيرها من التطبيقات العامة الأخرى. لذلك ازداد التركيز في الآونة الأخيرة على إجراء العديد من البحوث والدّراسات النظرية والتّجريبية فيما يخصّ مبدلات القدرة الإلكترونية وتصميمها بأنواع عديدة من أجل تحسين فعاليتها وأداءها، ومن هذه الدراسات:

– قدّم الباحث (Mokhtar Ali,2010) في ماليزيا [1]، دراسة حول المبدل Sepic للاستفادة منه في تطبيقات إنارة الشوارع (LEDs) عند تغيّر جهد الدخل، بحيث يحقّق المبدل متطلبات هامة مثل معامل الاستطاعة العالي والكفاءة العالية والعمر الطويل والتحكم الدقيق في التيار، مبيناً قيم المكونات المناسبة وحلقة التحكم بالتيار المستخدمة، كما تمّ عرض نتائج المحاكاة باستخدام برنامج PSIM لإثبات فعالية المبدل المقترح مع إنشاء نموذج تجريبي للمبدل للتحقّق من النتائج عملياً. بيّنت نتائج الدّراسة أنّ المبدل المقترح يحقّق معامل استطاعة عالي قريب من الواحد مع انخفاض إجمالي التشوه التوافقي (THD)، كما نجد أنّ الكفاءة عالية تقع بين المجال %(94–90) وفق التغيّر في جهد الدخل.

– قدّم الباحث (N. Janaki,2021) في الهند [4]، دراسة عامة حول مبدل جديد تمّ تصميمه من خلال الجمع بين طوبولوجيا مبدلات Cuk وSepic، يُرمز له بالرمز (CCS). بيّنت نتائج الدّراسة أنّه تمّ تنفيذ الهيكل المقترح للمبدل (CCS) والتّحقق منه باستخدام Matlab، حيث نلاحظ انخفاض كبير في التموجات مع كفاءة عالية تصل تقريباً إلى %(94–79)، كما تمّ تحقيق خرج ثنائي التحويل باستخدام دخل واحد فقط والذي يُعدّ مفيد للاتصال بالشبكة بدون استخدام محولات.

– قدّم الباحث (Asger Bjorn Jorgensen,2019) في الدنمارك [2]، دراسة عامة عن مبدلات القدرة الإلكترونية نوع Sepic، من خلال وضع مثال بسيط للمبدل المدروس للحصول على جهد خرج ثابت بمساعدة برنامج LTspice. بيّنت نتائج الدّراسة أنّ القيم المناسبة لعناصر الدارة تمّ إيجادها من خلال الحسابات التصميمية وهي: L_1=2.25 [mH] ، L_2=3.75 [mH] ، C_1=7.14 [uF] ، C_2=2.86 [uF].

– قدّم الباحث (M. Darameicikas,2017) [6]، دراسة حول تصميم مبدل من النوع الخافض للجهد (Buck) مع وحدة تحكم قوية، تُسمى تقنية التحكم في حلقة الجهد (VCM)، بهدف الحصول على خرج ثابت وتحقيق الاستقرار في الخرج باستخدام برنامج LTspice. بيّنت نتائج الدّراسة انخفاض تموج جهد الخرج لهذا المبدل وتحقيق الاستقرار خلال وقت قصير يساوي [msec] 2.4 عند تغيّر جهد الدخل، أي يُعدّ هذا المبدل مناسب للتطبيقات الشّمسية الكهروضوئية السّكنية على الرّغم من وجود استجابة عابرة بطيئة قليلاً يمكن تحسينها مستقبلاً.

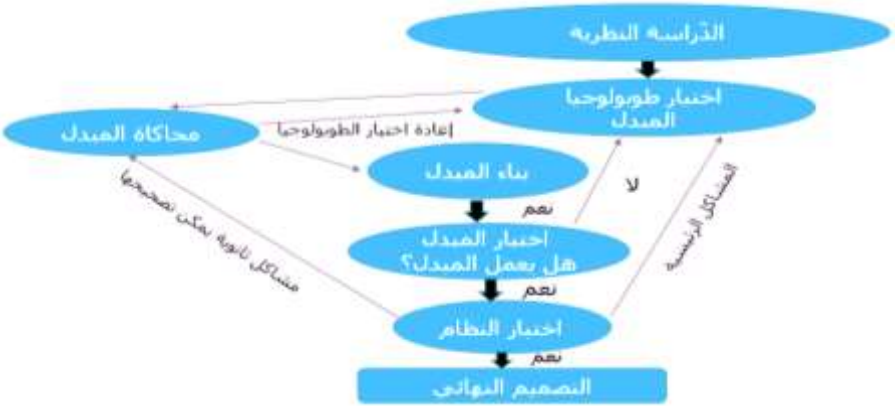
2- أهمية البحث، وأهدافه:

يسهم هذا البحث في توطين التكنولوجيا لتصميم المبدل الإلكتروني المناسب من خلال اختيار الطبولوجيا والقيم الأفضل لمكوناته، بحيث يكون هذا المبدل ذو فعالية عالية ومناسب للعمل مع الخلايا الشّمسية في ظروف السّاحل السّوري، مع إمكانية التحكم بعمله من خلال تقنية التبديل (Switching PWM) وذلك من أجل تحقيق الاستقرار وتحسين الاستجابة العابرة، **وعليه يهدف البحث إلى:** تصميم ومحاكاة مبدل قدرة إلكتروني (DC-DC) مناسب، من أجل الحصول على جهد خرج ثابت عند تغير جهد الدّخل للخلايا الشّمسية بمجال واسع.

3- طرائق البحث ومواده:

3-1- خوارزمية التصميم للمبدل (Sepic):

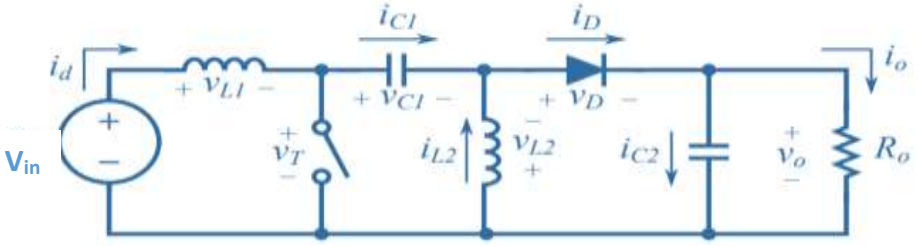
لتحقيق الهدف العام المذكور سابقاً اتبعنا المنهجية التالية المبينة في الشّكل (1).



الشّكل (1): خوارزمية تصميم المبدل (Sepic).

3-2- الدّراسة التصميمية للمبدل الإلكتروني (Sepic):

يُعتبر المبدل Sepic النوع الأفضل بالمقارنة مع أنواع المبدلات الأخرى، نظراً لعمله كمبدل خافض-رافع لجهد الخرج، حيث تصل كفاءته إلى 85% وما فوق، وتكون قطبية الخرج للمبدل غير معكوسة (أي أنّ قطبية جهد الخرج هي نفسها قطبية جهد الدخل) ممّا يسهل تصميمه المعقد بعض الشيء. تتكون الدّارة الرئيسية للمبدل الإلكتروني (Sepic) من ملفين (L_1,L_2)، ديود (D)، مكثفين (C_1,C_2) وترانزستور Mosfet (مفتاح إلكتروني T_P نوع IPA126N10N3)، لذلك سيتم اختيار قيم العناصر بدقة، بحيث تحقّق الكفاءة المطلوبة والغرض المرجو من التصميم [7]. يبيّن الشّكل (2) دارة مبدل Sepic الرئيسية المراد تصميمها.



الشّكل (2): دارة مبدل Sepic الرئيسية.

بفرض أنّ المبدل المراد تصميمه يعمل في وضع التوصيل المستمر (Continuous Conduction Mode) (CCM)، ودخل المبدل الإلكتروني يُعطى من لوح شمسي باستطاعة 420 واط، يكون جهد الدخل بعد تجربة اللوح الشّمسي واختبار قيم اللوحة الاسمية المبينة في الشّكل (3) والشّكل (4) عبارة عن مجال واسع ومتغير تقع قيمه بين (34–49) فولط، كما مبيّن في الجدول (1)، وذلك عند قيم الإشعاع الشمسي التالية [W/m^2] (967,800,710,500) وعند درجة حرارة 30 درجة مئوية، أمّا جهد الخرج يجب أن يكون ذو تموّج قليل وله قيمة ثابتة تساوي 40 فولط، حيث تمّ اختيار هذه القيمة للاستفادة منها في شحن ثلاث بطاريات موصولة على التسلسل واستثمار معظم طاقة الخرج، إنّ تردد التبديل للمبدل Sepic الذي تمّ العمل عنده من أجل التحكم بدورة العمل (Duty cycle) وتوليد النبضات (PWM) هو [KHz] 50 .

الشّكل (3): المواصفات الفنية للوح الشّمسي المستخدم.

الشّكل (4): اختبار اللوح الشّمسي المستخدم.

الجدول (1): نتائج اختبار اللوح الشمسي المستخدم

الإشعاع الشمسي	خرج اللوح الشمسي (V,I)										
500 [W/m²]	I[A]	4.65	4.42	4.31	4.2	3.25	2.24	1.68	1.38	1.13	0
	V[volt]	0	34	35.9	37.29	40.45	40.73	42.50	42.78	42.34	44.17
710 [W/m²]	I[A]	8.25	7.92	7.23	7.45	5.76	4.48	3.97	2.99	2.45	0
	V[volt]	0	34.21	36.6	38.09	41.32	41.61	43.41	43.2	43.7	45.25
800 [W/m²]	I[A]	9.3	8.9	8.65	8.4	6.5	4.48	3.37	2.77	2.15	0
	V[volt]	0	34.6	37.59	40.1	43.5	43.8	45.7	46	46.9	47.5
967 [W/m²]	I[A]	10.41	10	9.45	9.40	7.28	5.01	3.77	3.10	2.82	0
	V[volt]	0	35.43	38.24	41.70	45.24	45.55	47.52	47.84	47.3	49.4

3-2-1- المعادلات التصميمية للمبدل الإلكتروني (Sepic) [2,3,8]:

✓ **اختيار مقاومة الحمل ودورة العمل (Duty Cycle):**

تُعطى أعظم قيمة لتيار الحمل وأقل قيمة له من خلال المعادلات التالية [2]:

$$I_{o\,max} = P_{o\,max}/V_o \qquad (1)$$

$$I_{o\,min} = P_{o\,min}/V_o \qquad (2)$$

كما تُحسب أعظم قيمة لمقاومة الحمل وأقل قيمة لها من خلال العلاقات التالية [2]:

$$R_{o\,max} = V_o/I_{o\,min} \qquad (3)$$

$$R_{o\,min} = V_o/I_{o\,max} \qquad (4)$$

تُعطى دورة العمل بالمعادلة التالية [2]:

$$D = V_o/\,(V_o + V_{in}) \qquad (5)$$

لكن يجب الأخذ بعين الاعتبار انخفاض الجهد الأمامي عبر الدارة (V_d) فتكون دورة العمل الجديدة كما يلي [2]

:

$$D = (V_o + V_d)/(V_o + V_{in} + V_d) \qquad (6)$$

دورة العمل (D) ستكون بأقصى قيمة لها عند الحدّ الأدنى لجهد الدخل، وستكون بأقل قيمة لها عند الحدّ الأعلى لجهد الدخل، حيث يُعطى الحدّ الأقصى لدورة العمل بالمعادلة التالية [2]:

$$D_{max} = (V_o + V_d)/\,(V_o + V_{in(min)} + V_d) \qquad (7)$$

ويُعطى الحد الأدنى لدورة العمل بالمعادلة التالية [2]:

$$D_{min} = (V_o + V_d)/\,(V_o + V_{in(max)} + V_d) \qquad (8)$$

حيث أنّ:

D: النسبة بين زمن إغلاق المفتاح الإلكتروني والزمن الدوري الكلي (دورة العمل).

V_o : جهد الخرج للمبدل [Volt]، V_{in}: جهد الدخل للمبدل [Volt].

V_d: الجهد الأمامي للديود [Volt].

R_o : مقاومة الحمل [Ω]، I_o : تيار الخرج للمبدل [A].

✓ **اختيار الملف:**

يُعطى تموّج تيار الملف (ΔI_L) بالعلاقة التالية [8]:

$$\Delta I_L = \Delta I_{l1} = \Delta I_{L2} = I_{in} * 40\ \% \quad (9)$$

كما تُحسب تحريضية الملفات (L_1,L_2) بالمعادلة [8]:

$$L_1 = L_2 \geq (V_{in(min)} * D_{max}) / (\Delta I_L * F_s) \quad (10)$$

حيث أنّ:

L_1,L_2: تحريضية الملفين الأولي والثانوي [H].

ΔI_L : تموّج تيار الملفين الأولي والثانوي [A].

F_S: تردد العمل للمبدل الإلكتروني [Hz].

I_{in} : تيار الدخل للمبدل [A].

✓ **اختيار مكثف الخرج (C_{out}):**

يُحسب تموّج جهد الخرج (ΔV_o) بالعلاقة [2]:

$$\Delta V_{co} = V_0 * 2\ \% \quad (11)$$

ومنه تُعطى قيمة مكثف الخرج (C_o) بالمعادلة [2]:

$$C_o \geq (I_{o(max)} * D_{max}) / (\Delta V_0 * F_s) \quad (12)$$

ملاحظة: يمكن استخدام مكثف خرج (C_o) بقيمة [µF] 1000 أو أكثر لتقليل تموّج الخرج بشكل كبير وتنعيم إشارة الخرج الناتجة.

✓ **اختيار مكثف الدخل (C_{in}):**

يُعطى تموّج جهد الدخل (ΔV_{in}) بالعلاقة [2]:

$$\Delta V_{cin} = V_{in} * 1\ \% \quad (13)$$

ومنه تكون قيمة مكثف الدخل (C_{in}) كما يلي [2]:

$$C_{in} \geq (I_{o(max)} * D_{max}) / (\Delta V_{in} * F_s) \quad (14)$$

ملاحظة: يستخدم مكثف التنعيم (Cs) بقيمة [µF] 10 في الدخل عند استخدام لوح شمسي لتقليل تموّج التيار.

حيث أنّ:

C_{in}: سعة مكثف الدخل [F]، C_o: سعة مكثف الخرج [F].

ΔV_{in} : تموّج جهد الدخل [Volt]، ΔV_o : تموّج جهد الخرج [Volt].

✓ **اختيار الديود:**

عند اختيار الديود يجب أن نأخذ بعين الاعتبار التيار الأعظمي الذي يتحمله الديود $I_{d(peak)}$، ويُعطى بالعلاقة [8]:

$$I_{d(peak)} = I_{L1(peak)} + I_{L2(peak)} \quad (15)$$

كما يجب معرفة الحدّ الأدنى من الجهد العكسي الأعظمي الذي يتعامل معه الديود، ويُحسب كالتالي [8]:

$$V_{RD} = V_{in(max)} + V_{0(max)} \quad (16)$$

حيث أنّ:

$I_{d(peak)}$: التيار الأعظمي الذي يتحمله الديود [A].

$I_{L1(peak)}$: التيار الأعظمي الذي يتحمله الملف الأولي [A].

$I_{L2(peak)}$: التيار الأعظمي الذي يتحمله الملف الثانوي [A].

V_{RD}: الجهد العكسي الأعظمي الذي يتعامل معه الديود [Volt].

- ✓ **اختيار مفتاح الطاقة الإلكتروني (الترانزستور):**

عند اختيار المفتاح الإلكتروني المناسب يجب أن نأخذ بعين الاعتبار التيار الأعظمي الذي يتحمله الترانزستور $I_{Q(peak)}$، حيث تمّ اختيار الـ MOSFET نوع (IPA126N10N3)، ويُعطى بالعلاقة التالية [8]:

$$I_{Q(peak)} = I_{L1(peak)} + I_{L2(peak)} \quad (17)$$

كما أن الجهد الأعظمي المطبّق على المفتاح الإلكتروني يُعطى بالمعادلة التالية [8]:

$$V_Q = V_{in(max)} + V_{0(max)} \quad (18)$$

حيث أنّ:

$I_{Q(peak)}$: التيار الأعظمي الذي يتحمله الترانزستور [A].

V_Q: الجهد الأعظمي الذي يتعامل معه الترانزستور [Volt].

بعد التعويض بالمعادلات التصميمية السابقة نحصل على الطبولوجيا المناسبة للمبدل المصمم، مع العلم أنّ هذه القيم تتغيّر تبعاً للوح الشمسي المستخدم، كما هو مبيّن في الجدول (2).

الجدول (2): مواصفات مبدل Sepic المصمّم

Name(s) (الاسم)	Values (القيم)
$V_{in(min)}$	34 V
$V_{in(max)}$	49 V
V_d	0.7 V
$P_{in(min)}$	410 W
$P_{in(max)}$	420 W
$R_{L(max)}$	3.902 Ω
ΔI_L	4 A
ΔV_{c1}	0.34 V
ΔV_{c2}	0.8 V
D_{min}	45.373%
D_{max}	54.484%
F_s	50 KHz
$I_{o(max)}$	10.5 A
V_o	40 V
L_1&L_2	92.48 µH
C_{in}	336.518 µF
C_{out}	204 µF
C_s	10 µF

3-2-2- حساب الكفاءة النظرية للمبدل الإلكتروني المصمم (Sepic):

لحساب كفاءة المبدل (المردود) نظرياً يجب علينا معرفة مقدار الفقد في كل عنصر، ثمّ جمع هذه القيم للحصول على الفقد الكلي في المبدل واستنتاج قيمة الكفاءة النظرية، في البداية قمنا بحساب الطاقة الضائعة في السّلك في حالة مرور تيار مستمر وفي حالة مرور التيار المتناوب، بحيث يُعطى الفقد الكلي في الملف بالمعادلة التالية:

$$P_{L(cu)} = P_{Ldc(cu)} + P_{Lac(cu)} \quad (19)$$
$$\rightarrow P_{L(cu)} = 0.9817 + 0.942 = 1.9237\ [W]$$

أمّا الفقد في المادة المغناطيسية المستخدمة في الملفات يُحدّد من خلال نشرة المعطيات لهذه المادة ويساوي تقريباً: $P_L = 0.375\ [W]$.

لحساب الفقد في الديود نوع (RFN60TS6D) سوف نقوم بحساب I_d عندما تكون $D= D_{min}$ من خلال العلاقة التالية:

$$I_d = I_{in(max)}\,(1 - D) \quad (20)$$
$$\rightarrow I_d = 10 * (1 - 0.453) = 5.47\ [A]$$

وبفرض أنّ هبوط الجهد الأمامي للديود V_d=0.7 [V]، تصبح علاقة P_d كما يلي:

$$P_d = V_d * I_d \quad (21)$$
$$\rightarrow P_d = 0.7 * 5.47 = 3.829\ [W]$$

كما يُعطى الفقد الكلي في الترانزستور بعد حساب فقد التوصيل وفقد التبديل للترانزستور كما يلي:

$$P_{Mos} = P_{Mos-Con} + P_{Mos-Con-off} \quad (22)$$
$$\rightarrow P_{Mos} = 1.26 + 1.2 = 2.46\ [W]$$

ومنه يكون الفقد الكلي في المبدل:

$$P_{conv} = P_{L(cu)} + P_d + P_L + P_{Mos} \quad (23)$$
$$\rightarrow P_{conv} = 1.923 + 3.829 + 0.375 + 2.46 = 8.587\ [W]$$

حيث أنّ:

P_{conv}: الطاقة الكلية الضائعة في المبدل [W].

$P_{L(cu)}$: الطاقة الضائعة في الملفات المستخدمة [W].

P_d: الطاقة الضائعة في الديود [W].

P_L: الطاقة الضائعة في المادة المغناطيسية المستخدمة في الملفات [W].

$P_{Mos-Con}$: فقد التوصيل للترانزستور [W].

$P_{Mos-Con-off}$: فقد التبديل للترانزستور [W].

P_{Mos}: الطاقة الكلية الضائعة في الترانزستور [W].

بعد دراسة الفقد الكلي في العناصر الإلكترونية، يتم حساب الكفاءة النظرية (المردود) للمبدل وفق التالي:

$$\eta = (420 - 8.587)/\,420 = 97.955\ \% \quad (24)$$

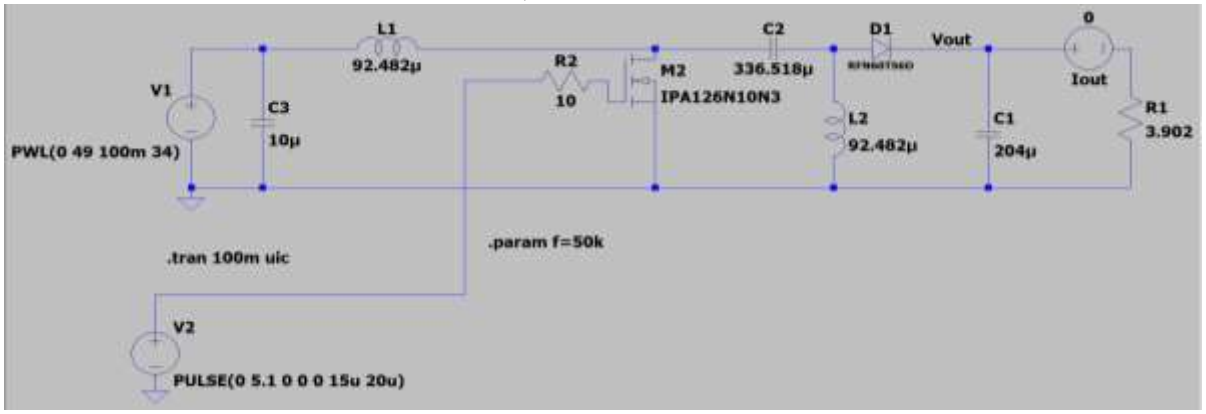
نجد أنّ الكفاءة النظرية للمبدل ممتازة وأنّ العناصر الإلكترونية التي تمّ إيجادها مناسبة للعمل والتصميم، لذلك لا بُدّ من إجراء المحاكاة والتحقّق من النتائج.

4 – المناقشة والنتائج:

قمنا بمحاكاة المبدل الإلكتروني (Sepic) باستخدام برنامج LTspice للتحقّق من النتائج التصميمية السابقة:

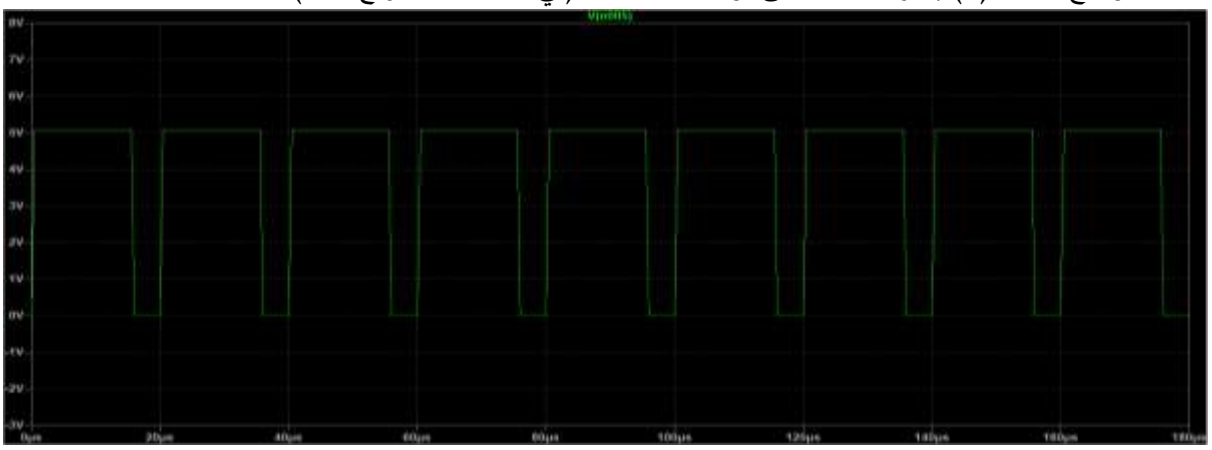
4-1- محاكاة المبدل الإلكتروني (Sepic) ذو الحلقة المفتوحة (كرافع للجهد):

يبيّن الشّكل (5) دارة المحاكاة للمبدل Sepic ذو الحلقة المفتوحة (في حالة العمل كرافع للجهد).



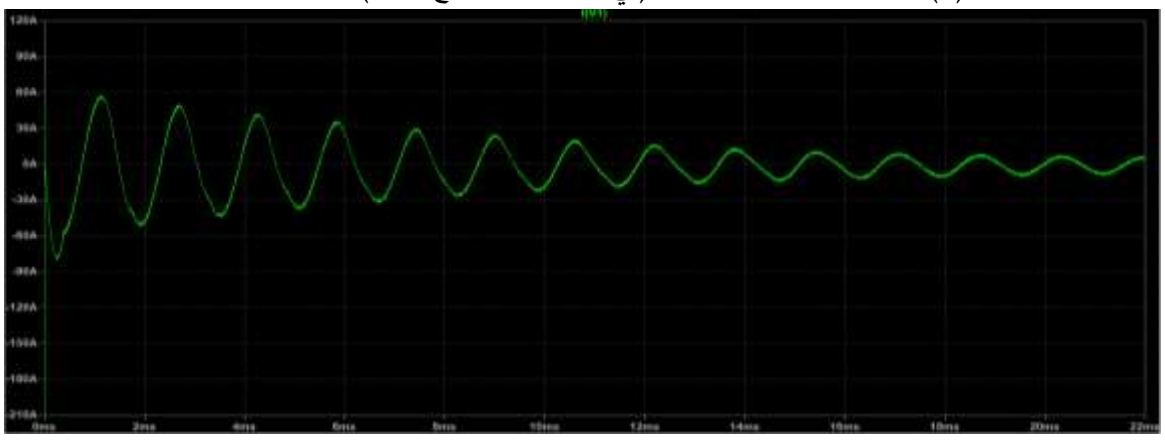
الشّكل (5): دارة المحاكاة للمبدل Sepic ذو الحلقة المفتوحة (في حالة العمل كرافع للجهد).

يوّضح الشّكل (6) إشارة PWM على بوابة الـ Mosfet (في حالة العمل كرافع لجهد).



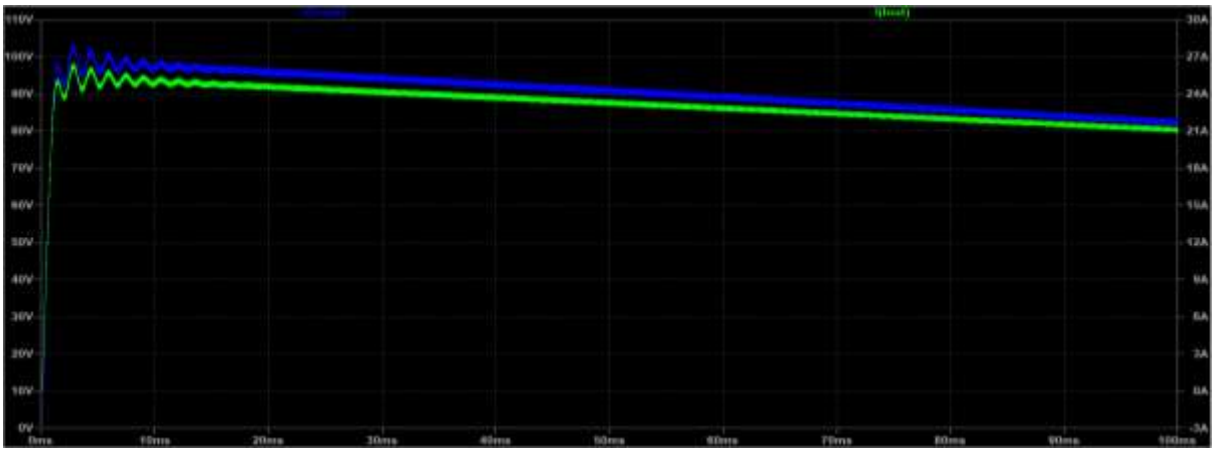
الشّكل (6): إشارة PWM على بوابة الـ Mosfet (في حالة العمل كرافع للجهد).

يبيّن الشّكل (7) تيار الدّخل للمبدل Sepic (في حالة العمل كرافع للجهد).



الشّكل (7): تيار الدّخل للمبدل Sepic (في حالة العمل كرافع للجهد).

يوّضح الشّكل (8) منحني جهد الخرج وتيار الخرج للمبدل Sepic ذو الحلقة المفتوحة (في حالة العمل كرافع للجهد).

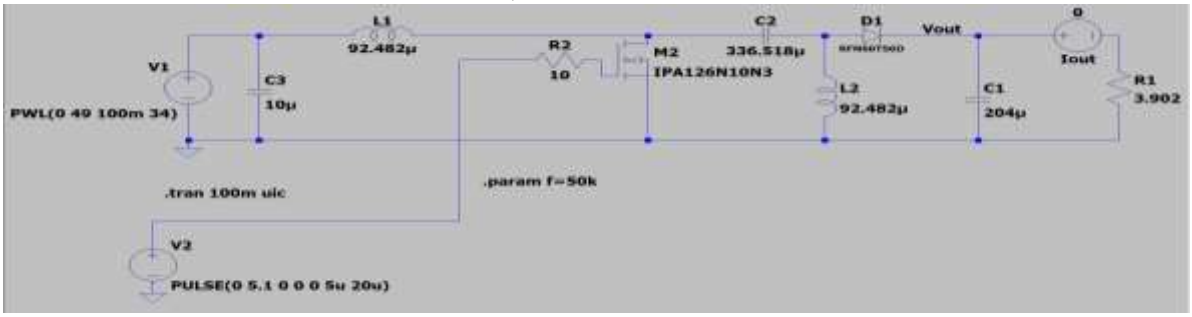


الشّكل (8): جهد الخرج (باللون الأزرق) وتيار الخرج (باللون الأخضر) للمبدل Sepic ذو الحلقة المفتوحة عند تردد [KHz] 50 (في حالة العمل كرافع للجهد).

نلاحظ من الشّكل (8) أنّه عندما تكون دورة العمل D=0.75، يعمل المبدل Sepic كرافع لجهد الخرج (A Boost Converter)، حيث يصل الجهد إلى قيمة مرتفعة تقع ضمن المجال [V] (82–97)=V_o، وكذلك الأمر بالنسبة لتيار الخرج الذي يرتفع إلى قيمة تقع ضمن المجال [A] (21–25) =I_o، علماً أنّ تيار الدخل كما يبيّن الشكل (7) في حالة الحلقة المفتوحة يتغيّر ضمن المجال [A] (30–60).

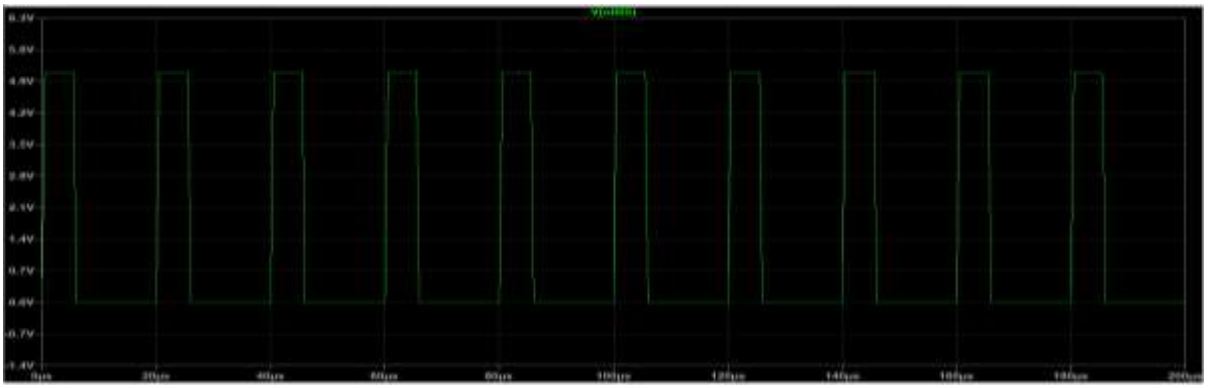
4-2- محاكاة المبدل الإلكتروني (Sepic) ذو الحلقة المفتوحة (كخافض للجهد):

يبيّن الشّكل (9) دارة المحاكاة للمبدل Sepic ذو الحلقة المفتوحة (في حالة العمل كخافض للجهد).



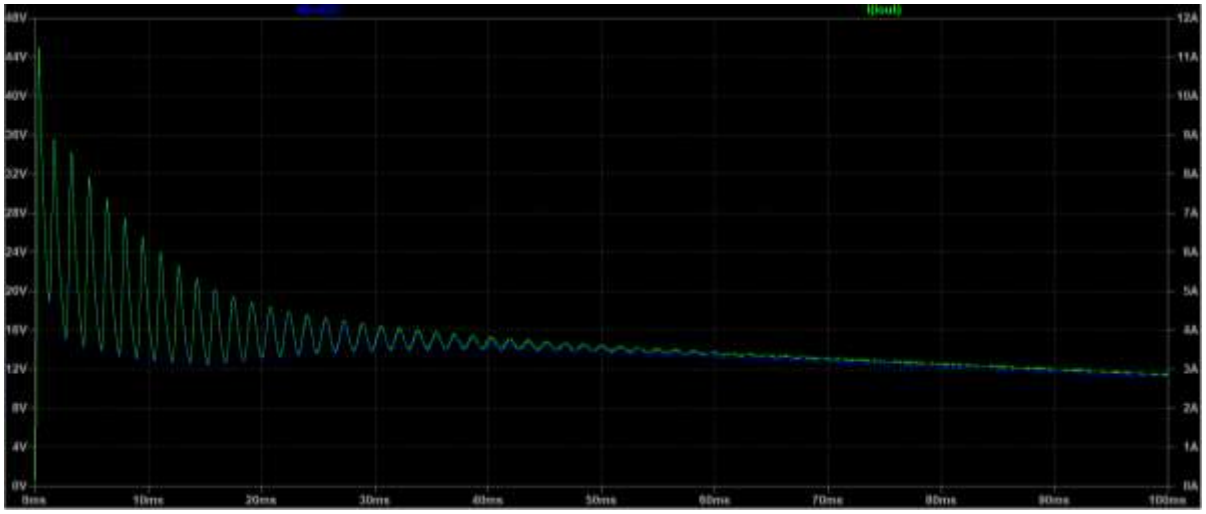
الشّكل (9): دارة المحاكاة للمبدل Sepic ذو الحلقة المفتوحة (في حالة العمل كخافض للجهد).

يوّضح الشّكل (10) إشارة PWM على بوابة الـ Mosfet (في حالة العمل كخافض للجهد).



الشّكل (10): إشارة PWM على بوابة الـ Mosfet (في حالة العمل كخافض للجهد).

يوّضح الشّكل (11) منحني جهد الخرج وتيار الخرج للمبدل Sepic ذو الحلقة المفتوحة (في حالة العمل كخافض للجهد).

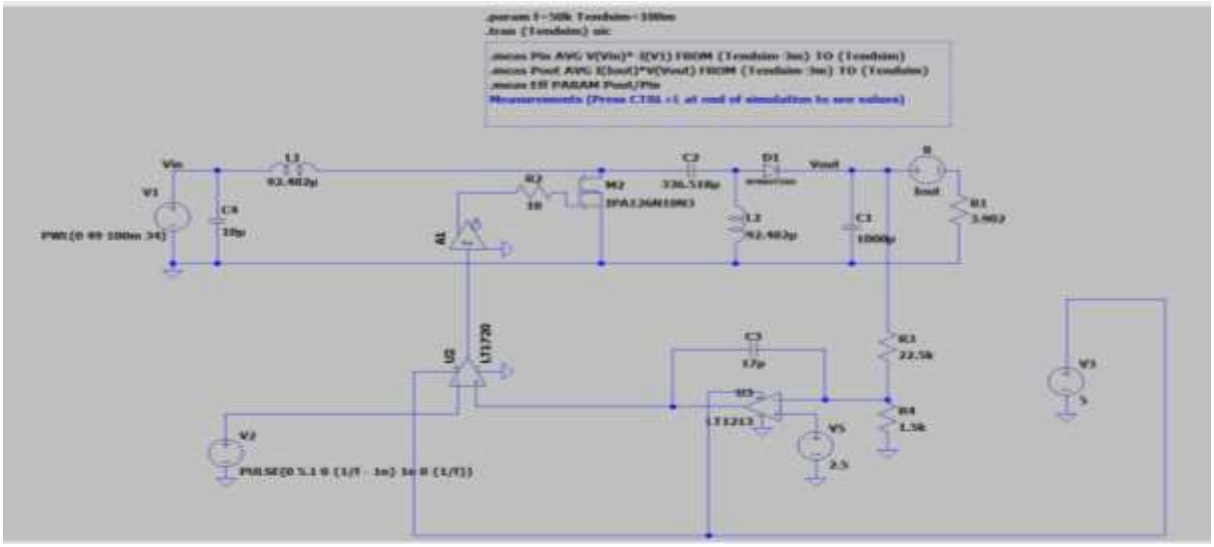


الشّكل (11): جهد الخرج (باللون الأزرق) وتيار الخرج (باللون الأخضر) للمبدل Sepic ذو الحلقة المفتوحة عند تردد [KHz] 50 (في حالة العمل كخافض للجهد).

نلاحظ من الشّكل (11) أنّ المبدل يعمل كخافض لجهد الخرج (A Buck Converter) عندما تكون دورة العمل D=0.25، حيث يصل الجهد إلى قيمة منخفضة تقع ضمن المجال [V] (16−11.17)=V_o، وكذلك الأمر بالنسبة لتيار الخرج الذي ينخفض إلى قيمة تقع ضمن المجال [A] (4−2.857)=I_o .

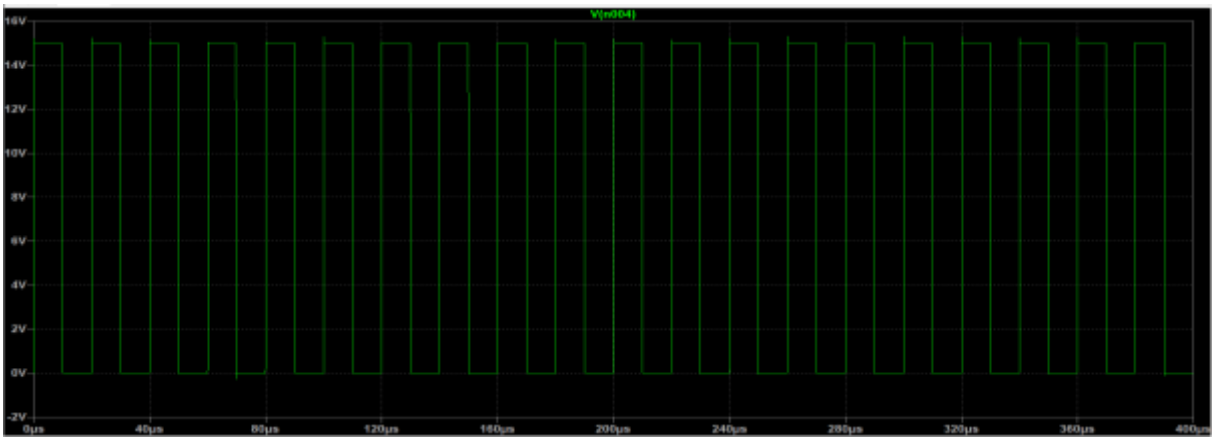
4−3− محاكاة المبدل الإلكتروني (Sepic) باستخدام التحكم المباشر (التحكم بحلقة الجهد) (VMC) (Voltage) Mode Control):

قمنا بمحاكاة المبدل Sepic باستخدام التحكم المباشر أو ما يُسمى التحكم بحلقة الجهد (VMC) من خلال تصميم حلقة تغذية عكسية واحدة فقط تعمل على تثبيت جهد الخرج المتغيّر على قيمة [V] 40 لتحقيق الاستقرار في الخرج وتحسين الاستجابة العابرة. يبيّن الشّكل (12) دارة المحاكاة للمبدل Sepic باستخدام التحكم بحلقة الجهد (VMC).



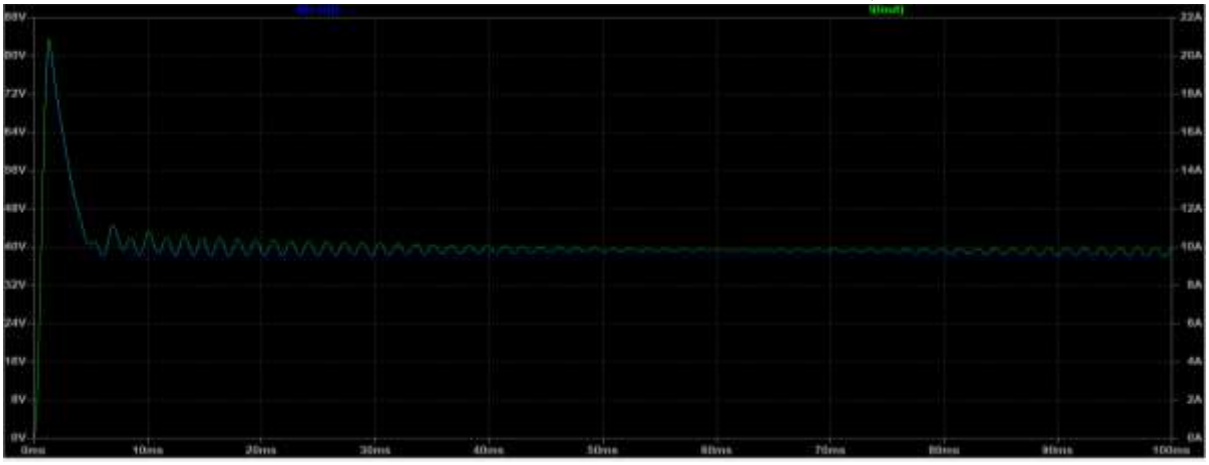
الشّكل (12): دارة المحاكاة للمبدل Sepic باستخدام VMC.

يوّضح الشّكل (13) إشارة PWM على بوابة الـ Mosfet باستخدام التحكم بحلقة الجهد (VMC).



الشّكل (13): إشارة PWM على بوابة الـ Mosfet باستخدام VMC.

يوّضح الشّكل (14) منحني جهد الخرج وتيار الخرج للمبدل Sepic باستخدام التحكم بحلقة الجهد (VMC).



الشّكل (14): جهد الخرج (باللون الأزرق) وتيار الخرج (باللون الأخضر) للمبدل Sepic باستخدام VMC.

نلاحظ من الشّكل (14) أنّ منحني جهد الخرج يمر في الحالة العابرة حتى يصل إلى حالة الاستقرار عند قيمة ثابتة تساوي [V] 39.75=V_o، وكذلك الأمر بالنسبة لتيار الخرج الذي يستقر عند قيمة ثابتة تساوي 10.235=I_o [A]، ويتحقّق زمن الاستقرار (T_s) عند قيمة [msec] 12.69.

- ✓ من خلال تحليل هذه الاستجابة ودراسة الاستقرار، سوف نقوم بحساب النسبة المئوية للتجاوز (PO):

$$PO = \frac{Y_p - Y_{ss}}{Y_{ss}} * 100 = \frac{78-39,75}{39.75} * 100 = 96.32\% \qquad (25)$$

حيث أنّ:

Y_p : يمثل أقصى قيمة للاستجابة وY_{ss}: يمثل القيمة النهائية للاستجابة.

ممّا سبق نجد أنّه يوجد تجاوز في الخرج بنسبة كبيرة تصل إلى 96.32% وتموّج بمقدار [V] 1 عندما يصل المبدل إلى حالة الاستقرار.

- ✓ باعتبار أقصى جهد الدخل [V] 49، يكون كسب النظام عند حالة الاستقرار (G):

$$G = \frac{Y_{ss}}{E} = \frac{39.75}{49} = 0.811 \qquad (26)$$

وباعتبار أقل جهد الدخل [V] 34، يكون كسب النظام (G): $G = \frac{39.75}{34} = 1.169$

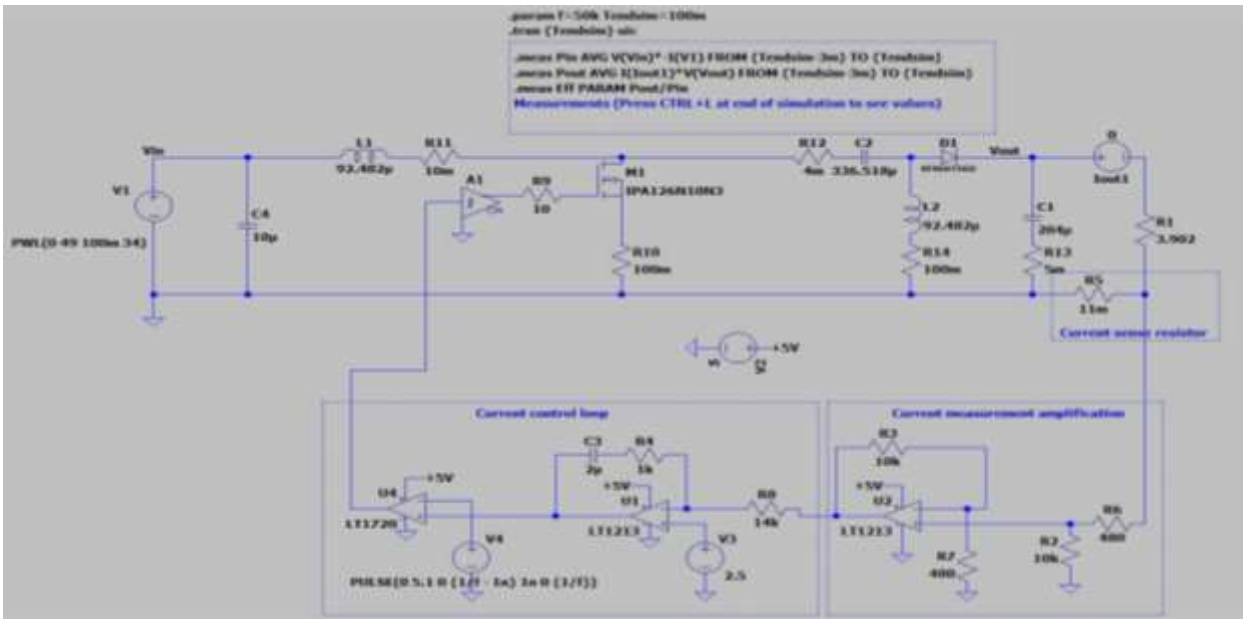
حيث أنّ:

E : تمثّل قيمة الدخل.

- ✓ زمن التأخير (T_d): يبلغ الزمن اللازم لبلوغ الاستجابة 50% من قيمتها النهائية قيمة 550 [µsec].
- ✓ زمن تزايد الاستجابة (T_r): يبلغ الزمن اللازم لبلوغ الاستجابة 90% من قيمتها النهائية قيمة 0.6 [msec] .
- ✓ أقصى ذروة (Y_p): وهي أعلى قيمة تبلغها الاستجابة وتساوي [V] 78.
- ✓ زمن الذروة (T_p): هو الزمن الذي تبلغ فيه الاستجابة أقصى قيمة وتساوي [msec] 1.338 .

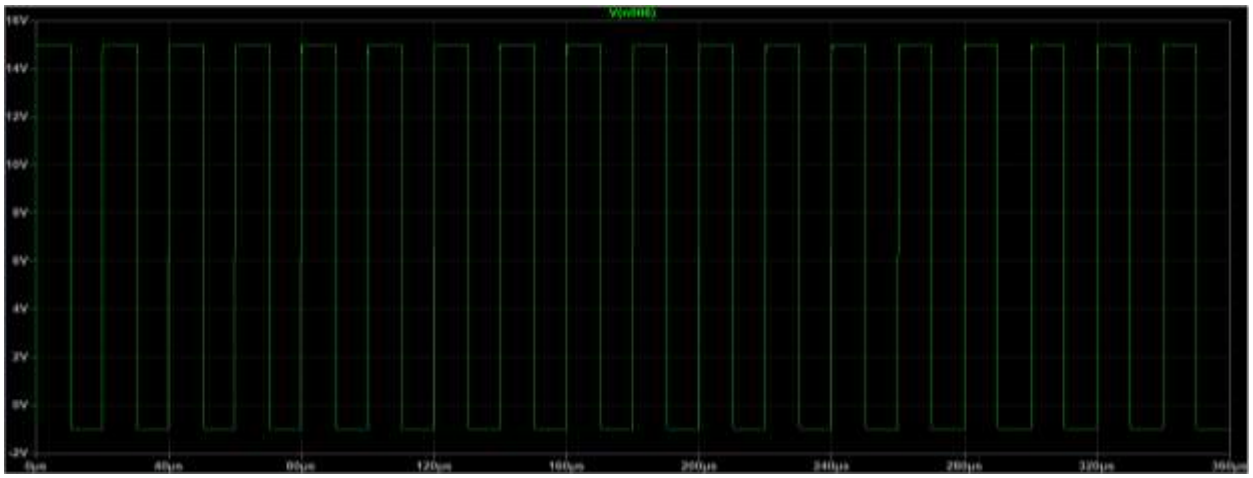
4-4- محاكاة المبدل الإلكتروني (Sepic) باستخدام التحكم بحلقة التيار (CMC) (Current Mode Control):

تمّت محاكاة المبدل Sepic باستخدام التحكم بحلقة التيار (CMC) من خلال تصميم حلقة تغذية عكسية واحدة فقط، يمكن من خلالها تحقيق الاستقرار في الخرج عند قيمة [V] 40 وتحسين الاستجابة العابرة بشكل أفضل من VMC. يبيّن الشّكل (15) دارة المحاكاة للمبدل Sepic باستخدام التحكم بحلقة التيار (CMC).



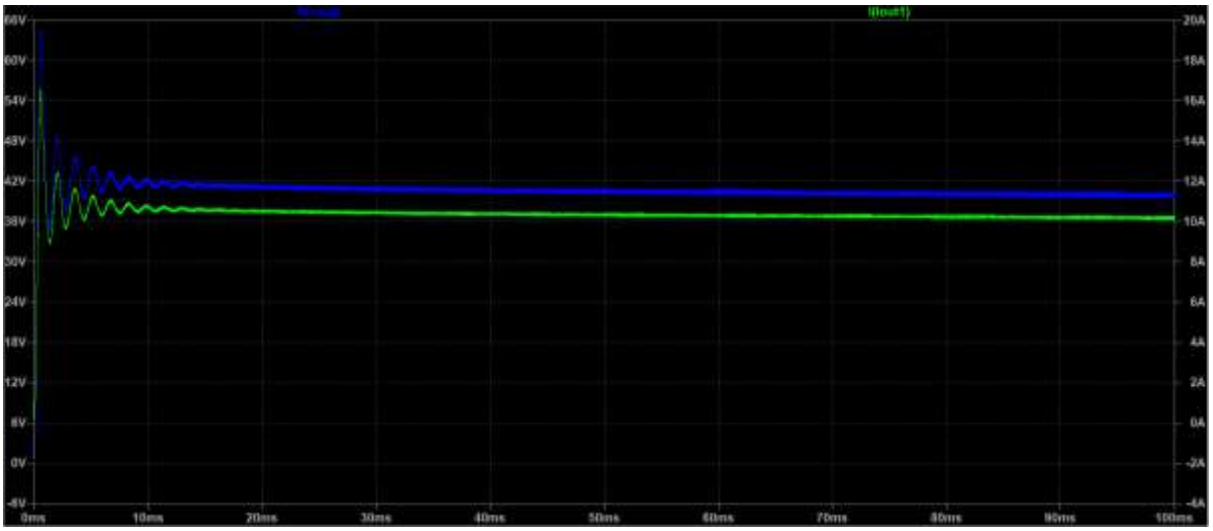
الشّكل (15): دارة المحاكاة للمبدل Sepic باستخدام CMC.

يوّضح الشّكل (16) إشارة PWM على بوابة الـ Mosfet باستخدام التحكم بحلقة التيار (CMC).



الشّكل (16): إشارة PWM على بوابة الـ Mosfet باستخدام CMC.

يوّضح الشّكل (17) منحني جهد الخرج وتيار الخرج للمبدل Sepic باستخدام التحكم بحلقة الجهد (CMC).



الشّكل (17): جهد الخرج (باللون الأزرق) وتيار الخرج (باللون الأخضر) للمبدل Sepic باستخدام CMC.

نلاحظ من الشّكل (17) أنّ منحني جهد الخرج يمر في الحالة العابرة حتى يصل إلى حالة الاستقرار عند قيمة ثابتة تساوي[V] V_o=39.82 ، وكذلك الأمر بالنسبة لتيار الخرج الذي يستقر عند قيمة تساوي [A] 10.16= Io، ويتحقّق زمن الاستقرار (T_s) عند قيمة [msec] 10.

- ✓ من خلال تحليل هذه الاستجابة ودراسة الاستقرار في هذه الحالة، سوف نقوم بحساب النسبة المئوية للتجاوز (PO)، من خلال المعادلة (25):

$$PO = \frac{64-39.82}{39.82} * 100 = 60.8\%$$

ممّا سبق نجد أنّه يوجد تجاوز في الخرج بنسبة 60.8% وتموّج بمقدار [V] 0.68 عندما يصل المبدل إلى الاستقرار.

- ✓ كما سنقوم بحساب كسب النظام عند حالة الاستقرار(G) باعتبار أقصى جهد الدخل [V] 49، من خلال المعادلة (26):

$$G = \frac{39.82}{49} * 100 = 0.812$$

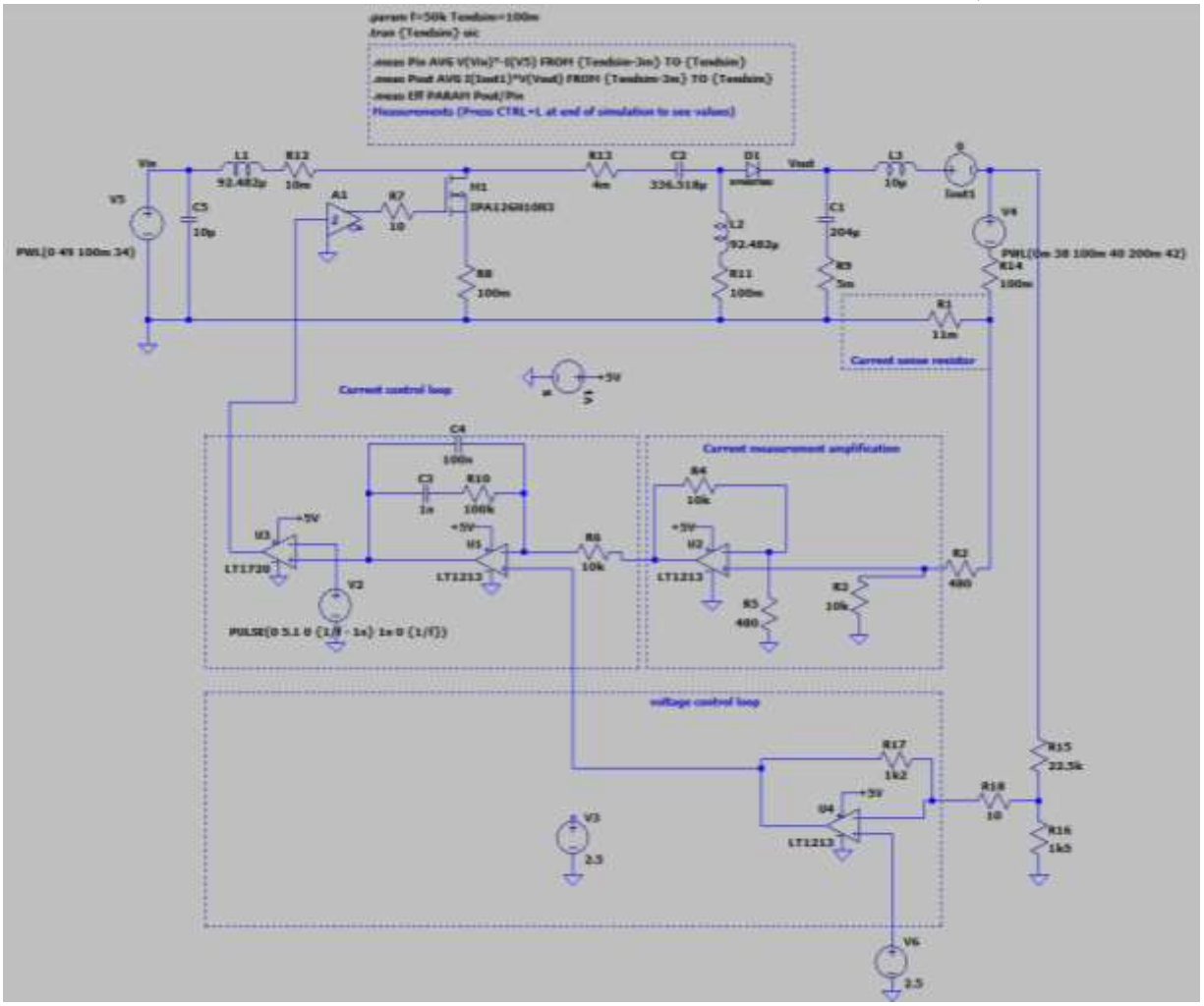
وباعتبار أقل جهد الدخل [V] 34، يكون كسب النظام (G): $G = \frac{39.82}{34} = 1.171$

- ✓ زمن التأخير (T_d): يبلغ الزمن اللازم لبلوغ الاستجابة 50% من قيمتها النهائية قيمة 0.212 [msec].
- ✓ زمن تزايد الاستجابة (T_r): يبلغ الزمن اللازم لبلوغ الاستجابة 90% من قيمتها النهائية قيمة 0.3 [msec] .
- ✓ أقصى ذروة (Y_p): وهي أعلى قيمة تبلغها الاستجابة وتساوي [V] 64.
- ✓ زمن الذروة (T_p): هو الزمن الذي تبلغ فيه الاستجابة أقصى قيمة وتساوي [msec] 0.6 .

4-5- محاكاة المبدل الإلكتروني (Sepic) باستخدام التحكم غير المباشر (التحكم بحلقتي الجهد والتيار) (CMC,VMC):

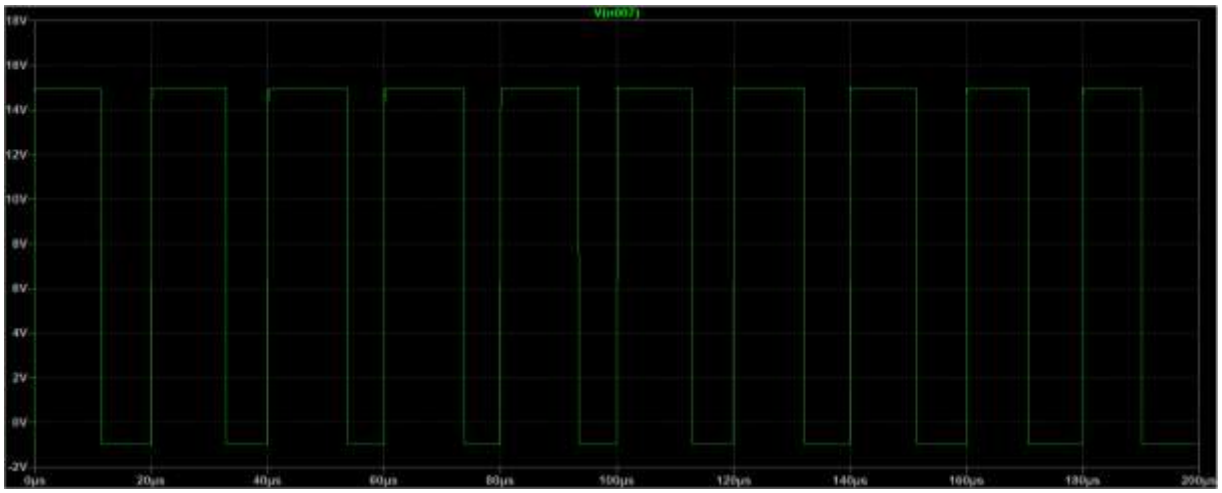
تمّ إجراء المحاكاة للمبدل Sepic باستخدام التحكم غير المباشر أو ما يُسمى التحكم بحلقتي الجهد والتيار (CMC,VMC) من خلال تصميم حلقتين من التغذية العكسية، الحلقة الأولى هي حلقة التحكم بالتيار (حلقة التحكم

الداخلية) من أجل التحكم بتيار الحمل والحلقة الأخرى هي حلقة التحكم بالجهد (حلقة التحكم الخارجية) من أجل التحكم بجهد الحمل، حيث نحتاج إلى دارة تحكم ثنائية الحلقة (حلقة التحكم بالتيار الثابت/ الجهد الثابت) في حال استخدام البطاريات كحمل في خرج المبدل من أجل شحنها بالشكل الأمثل. يبيّن الشّكل (18) دارة المحاكاة للمبدل Sepic باستخدام التحكم بحلقتي الجهد والتيار (CMC,VMC).



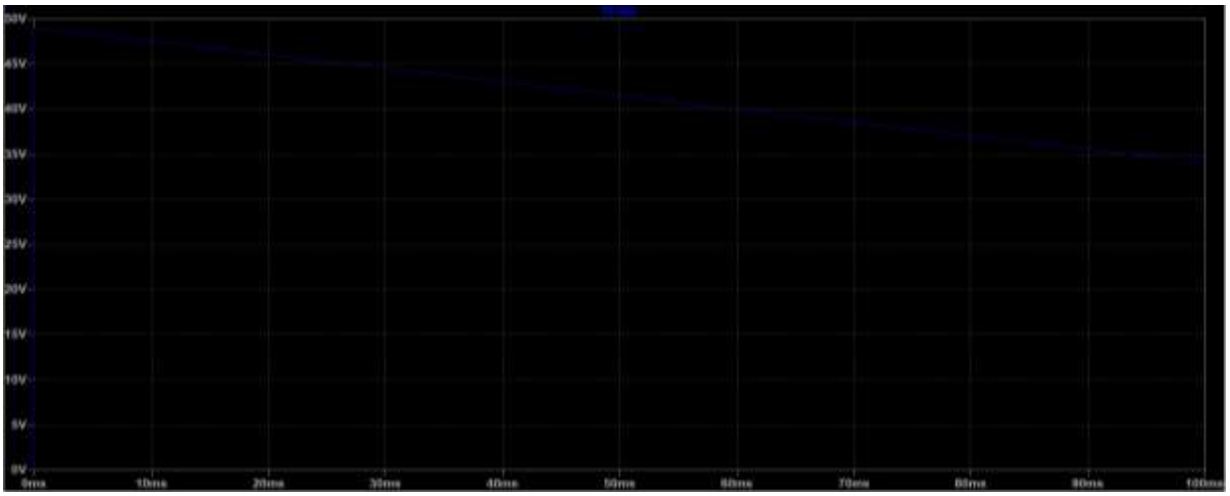
الشّكل (18): دارة المحاكاة للمبدل Sepic باستخدام (CMC,VMC).

يوّضح الشّكل (19) إشارة PWM على بوابة الـ Mosfet باستخدام التحكم بحلقتي الجهد والتيار (CMC,VMC).



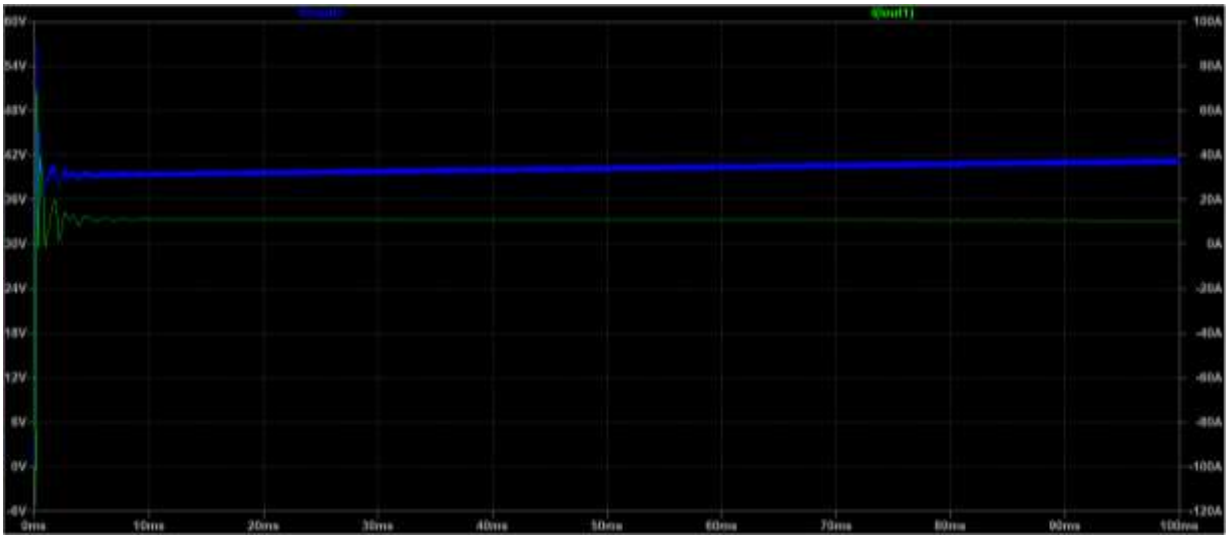
الشّكل (19): إشارة PWM على بوابة الـ Mosfet باستخدام (CMC,VMC).

يوّضح الشّكل (20) جهد الدّخل للمبدل Sepic عند التعبير عن جهد الدخل على شكل مجال تابع للزمن.



الشّكل (20): جهد الدّخل للمبدل Sepic.

يوّضح الشّكل (21) منحني جهد الخرج وتيار الخرج للمبدل Sepic باستخدام (CMC,VMC).



الشّكل (21): جهد الخرج (باللون الأزرق) وتيار الخرج (باللون الأخضر) للمبدل Sepic باستخدام (CMC,VMC).

باعتبار لدينا ثلاثة بطاريات كحمل في الخرج وجهد البطارية الواحدة [V] 12، نلاحظ من الشّكل (21) أنّه يتم شحن البطاريات في البداية من المبدل بتيار أعظمي ثابت يساوي I_o=10.5 [A] من خلال استخدام حلقة التحكم بالتيار الثابت، فيكون جهد الشحن [V] 38 عندما تكون حالة الشحن للبطاريات SOC=70%، ومن ثمّ تنخفض قيمة هذا التيار عندما يرتفع الجهد إلى [V] 40 مع مرور الزمن، ولكن بعد اكتمال عملية الشحن ينتقل العمل إلى استخدام حلقة التحكم بالجهد الثابت من أجل الحفاظ على قيمة جهد البطارية ثابتة ولتخفيض قيمة تيار الشحن عن قيمته السابقة، أي عندما تكون SOC قد وصلت إلى نسبة %(90−80) والجهد ارتفع إلى [V]42 يتم الاحتفاظ بجهد شحن البطاريات ثابتاً بحيث تسحب هذه البطاريات تيار أقل لتصل قيمة التيار بعد ذلك إلى الصفر ويتم إيقاف عملية الشحن للبطاريات لحمايتها من الشحن الزائد. يتحقّق زمن الاستقرار (T_s) عند قيمة [msec] 0.8 .

- ✓ من خلال تحليل هذه الاستجابة ودراسة الاستقرار في هذه الحالة، سوف نقوم بحساب النسبة المئوية للتجاوز (PO)، من خلال المعادلة (25): $PO = \frac{56-40}{40} * 100 = 40\ \%$

ممّا سبق نجد أنّه يوجد تجاوز في الخرج بنسبة 40% وتموّج بمقدار [V] 0.5 عندما يصل المبدل إلى الاستقرار.

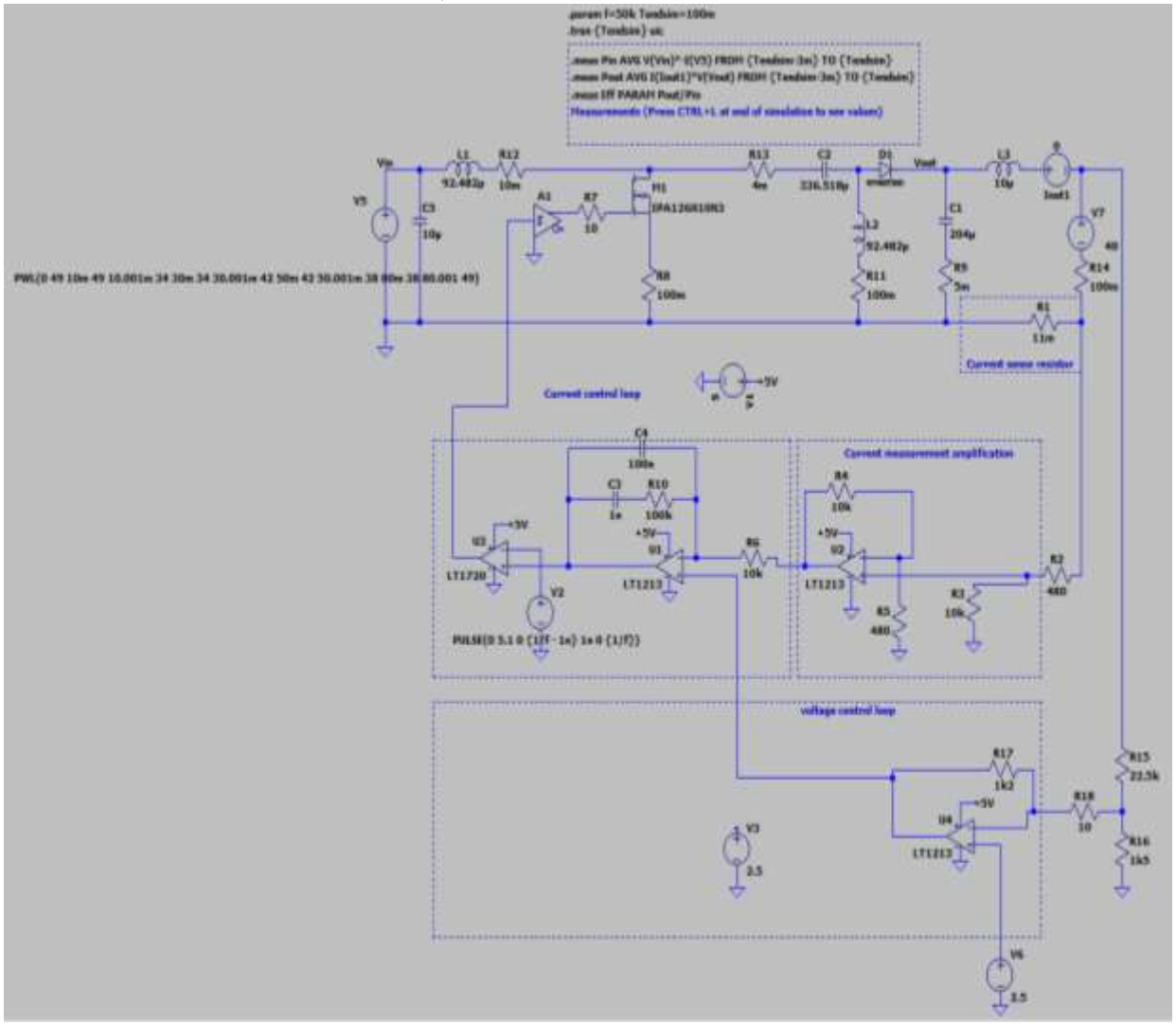
- ✓ كما سنقوم بحساب كسب النظام عند حالة الاستقرار(G) باعتبار أقصى جهد الدخل [V] 49، من خلال المعادلة (26): $G = \frac{40}{49} * 100 = 0.816$

وباعتبار أقل جهد الدخل [V] 34، يكون كسب النظام (G): $G = \frac{40}{34} = 1.176$

- ✓ زمن التأخير (T_d): يبلغ الزمن اللازم لبلوغ الاستجابة 50% من قيمتها النهائية قيمة 51.97 [µsec].
- ✓ زمن تزايد الاستجابة (T_r): يبلغ الزمن اللازم لبلوغ الاستجابة 90% من قيمتها النهائية قيمة 77.82 [msec] .
- ✓ أقصى ذروة (Y_p): وهي أعلى قيمة تبلغها الاستجابة وتساوي [V] 56.
- ✓ زمن الذروة (T_p): هو الزمن الذي تبلغ فيه الاستجابة أقصى قيمة وتساوي [msec] 0.15 .

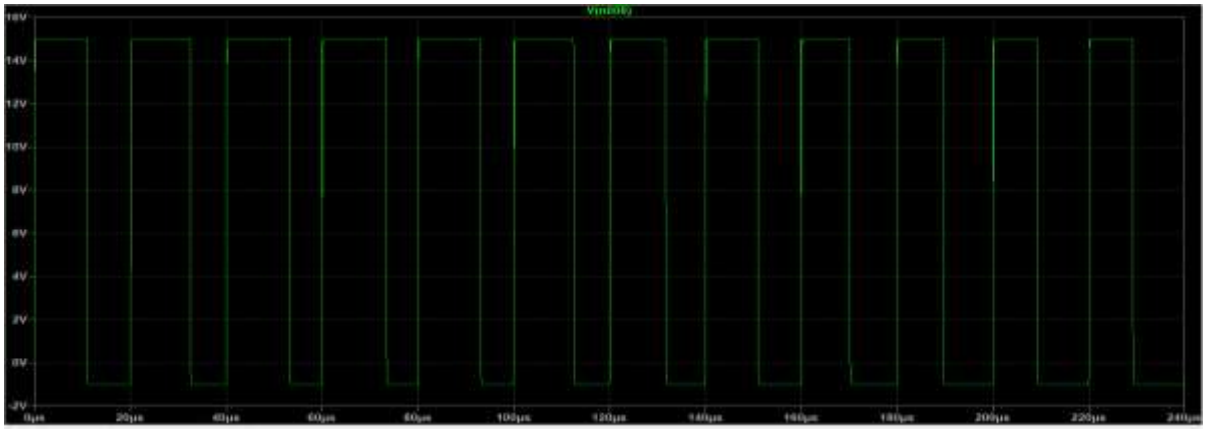
4-6- دراسة استجابة المبدل الإلكتروني (Sepic) باستخدام التحكم غير المباشر (التحكم بحلقتي الجهد والتيار) (CMC,VMC) عند التعبير عن تغيّر جهد الدخل على شكل تابع قفزة (Step Function):

يبيّن الشّكل (22) دارة المحاكاة للمبدل Sepic باستخدام التحكم بحلقتي الجهد والتيار (CMC,VMC).



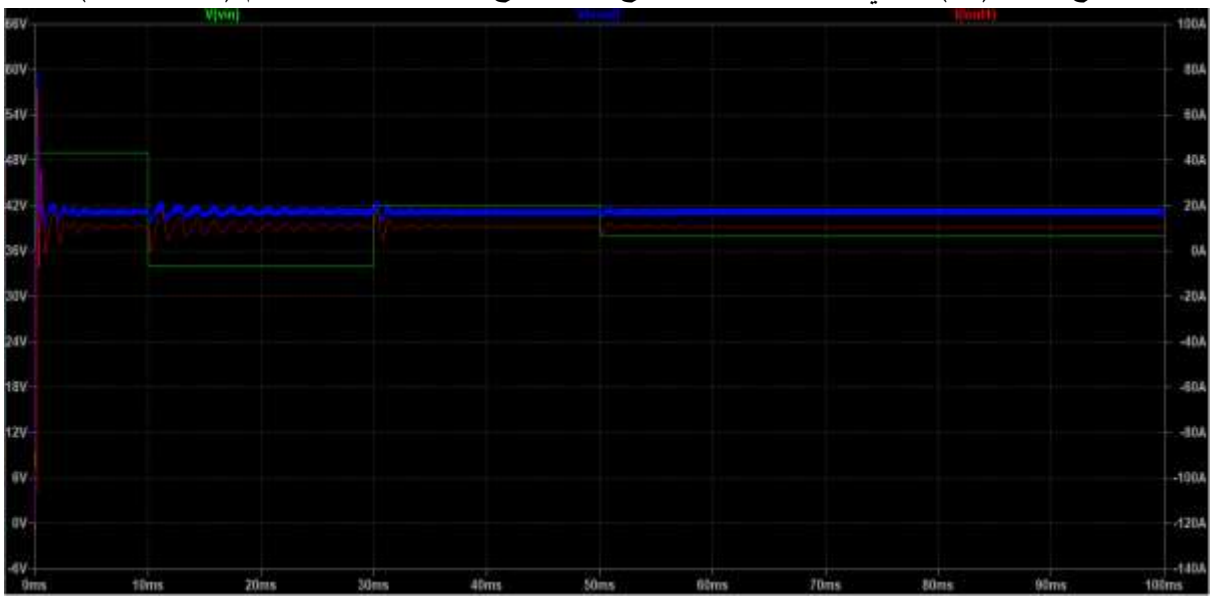
الشّكل (22): دارة المحاكاة للمبدل Sepic باستخدام (CMC,VMC).

يوّضح الشّكل (23) إشارة PWM على بوابة الـ Mosfet باستخدام التحكم بحلقتي الجهد والتيار (CMC,VMC).



الشّكل (23): إشارة PWM على بوابة الـ Mosfet باستخدام (CMC,VMC).

يوّضح الشّكل (24) منحني جهد الدخل وجهد الخرج وتيار الخرج للمبدل Sepic باستخدام (CMC,VMC).



الشّكل (24): جهد الدخل (باللون الأخضر) جهد الخرج (باللون الأزرق) وتيار الخرج (باللون الأحمر) للمبدل Sepic باستخدام (CMC,VMC).

نلاحظ من الشّكل (24) أنّ منحني جهد الخرج يمر في الحالة العابرة حتى يصل إلى حالة الاستقرار عند قيمة ثابتة تساوي V_o=40.8 [V] عند تغيّر جهد الدخل على شكل تابع قفزة، وكذلك الأمر بالنسبة لتيار الخرج الذي يستقر عند قيمة تساوي Io =10.20 [A]، ويتحقّق زمن الاستقرار (T_s) عند قيمة 0.8 [msec] .

✓ من خلال تحليل هذه الاستجابة ودراسة الاستقرار في هذه الحالة، سوف نقوم بحساب النسبة المئوية للتجاوز (PO)، من خلال المعادلة (25):

$$PO = \frac{59-40.8}{40.8} * 100 = 44.607\ \%$$

ممّا سبق نجد أنّه يوجد تجاوز في الخرج بنسبة 44.607 % وتموّج بمقدار 0.9 [V] عندما يصل المبدل إلى الاستقرار.

- ✓ كما سنقوم بحساب كسب النظام عند حالة الاستقرار(G) باعتبار أقصى جهد الدخل [V] 49، من خلال المعادلة (26): 0.836

$$G = \frac{40.8}{49} * 100 =$$

وباعتبار أقل جهد الدخل [V] 34، يكون كسب النظام (G): $G = \frac{40.8}{34} = 1.2$

- ✓ زمن التأخير (T_d): يبلغ الزمن اللازم لبلوغ الاستجابة 50% من قيمتها النهائية قيمة 51.91 [µsec].
- ✓ زمن تزايد الاستجابة (T_r): يبلغ الزمن اللازم لبلوغ الاستجابة 90% من قيمتها النهائية قيمة 76.52 [msec] .
- ✓ أقصى ذروة (Y_p): وهي أعلى قيمة تبلغها الاستجابة وتساوي [V] 59.
- ✓ زمن الذروة (T_p): هو الزمن الذي تبلغ فيه الاستجابة أقصى قيمة وتساوي [msec] 0.15 .

الجدول (3): مقارنة بين طرق التحكم المستخدمة في محاكاة المبدل Sepic

	التحكم بحلقة الجهد (VMC)	التحكم بحلقة التيار (CMC)	التحكم بحلقتي الجهد والتيار (CMC,VMC)
عدد حلقات التغذية العكسية	حلقة تغذية عكسية واحدة	حلقة تغذية عكسية واحدة	حلقتين من التغذية العكسية
استقرار الحلقة	الحلقة مستقرة بشكل جيد	الحلقة مستقرة بشكل جيد جداً	الحلقة مستقرة بشكل ممتاز
التجاوز والتموّج في الخرج	يوجد تجاوز في الخرج بنسبة كبيرة تصل إلى 96.32% وتموّج بمقدار[V] 1	يوجد تجاوز في الخرج بنسبة 60.8% وتموّج بمقدار 0.68 [V]	يوجد تجاوز في الخرج بنسبة 40% وتموّج بمقدار 0.5 [V]
زمن الاستقرار	زمن الوصول إلى الاستقرار بطيء يساوي [msec] 12.69	زمن الوصول إلى الاستقرار سريع يساوي [msec] 10	زمن الوصول إلى الاستقرار أسرع ممّا سبق يساوي [msec] 0.8

4-6- حساب كفاءة المبدل الإلكتروني المصمم (Sepic) عن طريق المحاكاة:

باعتبار أنّ أعظم استطاعة دخل يقدمها اللوح الشّمسي في الظروف المثالية تساوي [W] 420، تُحسب كفاءة المبدل عند استطاعة دخل تساوي [W] 420 =P_{in}، أمّا استطاعة الخرج للمبدل تُحسب من خلال جداء القيمة المتوسطة لتيار الخرج بالقيمة المتوسطة لجهد الخرج وتساوي تقريباً [W] 406=39.75*10.23 =$P_{out}= I_{out}*V_{out}$، ومنه تُحسب كفاءة المبدل Sepic وفق التالي:

$$\eta = \frac{406}{420} * 100 = 96.666\%$$

نجد ممّا سبق أنّ كفاءة المبدل الناتجة عن عملية المحاكاة باستخدام برنامج LTSpice محقّقة.

- ✓ **بالمقارنة مع الدّراسات المرجعية:**

1- في الدّراسة المرجعية [2]، تمّ حساب قيم العناصر الإلكترونية للمبدل Sepic مع وضع مثال بسيط يبيّن فقط مكونات الدارة باستخدام برنامج LTspice بدون دراسة الاستقرار في الخرج، بينما في هذا البحث تمّ دراسة البنية التصميمية للمبدل،

بالإضافة إلى دراسة أنظمة التحكم المفتوحة والمغلقة لتحقيق الاستقرار في الخرج وتحسين الاستجابة العابرة، كما تمّ إجراء المحاكاة على LTspice للتحقق من النتائج التي تمّ الحصول عليها.

2- في الدّراسة المرجعية [6]، تمّ دراسة بنية المبدل Buck باستخدام تقنية التحكم بحلقة الجهد (VMC) بهدف الحصول على جهد ثابت عند تغيّر جهد الدخل وتحقيق الاستقرار خلال وقت قصير يساوي [msec] 2.4 من خلال المحاكاة على برنامج LTspice، بينما في هذا البحث تمّ دراسة بنية المبدل Sepic باستخدام تقنية التحكم بحلقة الجهد (VMC)، وتقنية التحكم بحلقة التيار (CMC)، وأيضاً باستخدام التحكم بحلقتي الجهد والتيار معاً (CMC,VMC) للحصول على خرج ثابت وتحقيق الاستقرار في زمن قياسي أقل ممّا سبق يساوي [msec] 0.8 .

3- في الدّراسة المرجعية [1]، تمّ تصميم المبدل Sepic للاستفادة منه في تطبيقات إنارة الشوارع (LEDs) عند تغيّر جهد الدخل، مبيناً قيم المكونات المناسبة وحلقة التحكم بالتيار المستخدمة، كما تمّ إجراء المحاكاة باستخدام برنامج PSIM، وكانت الكفاءة عالية تقع بين المجال %(94-90) وفق التغيّر في جهد الدخل، أمّا في هذا البحث تمّ دراسة المكونات المناسبة للمبدل وأنظمة التحكم المفتوحة والمغلقة (التحكم بالجهد، التحكم بالتيار، التحكم بالجهد والتيار) مع إجراء المحاكاة على LTspice لتحقيق الاستقرار في الخرج، حيث تمّ الحصول على كفاءة أعلى ممّا سبق تساوي %96.666 .

الاستنتاجات:

1- تمّ حساب قيم العناصر الإلكترونية والكهربائية بدقة، بحيث تتحقق الكفاءة المطلوبة والغرض المرجو من التصميم، فكانت الكفاءة النظرية للمبدل Sepic تساوي % 97.955 .

2- في نظام التحكم بالحلقة المفتوحة يعمل المبدل Sepic كرافع لجهد الخرج، حيث يصل الجهد إلى قيمة مرتفعة تقع ضمن المجال V] (82-97)=V_o، كما يعمل كخافض للجهد، حيث يصل الجهد إلى قيمة منخفضة تقع ضمن المجال [V] V_o=(16-11.17) .

3- يقدّم نظام التحكم بالحلقة المغلقة ثبات أكبر في جهد الخرج على الرغم من التغيرات في جهد الدخل، حيث تمّ الحصول على جهد خرج ثابت يساوي [V] 40 وتيار ثابت يصل إلى [A] 10.5، فكانت كفاءة المبدل الناتجة عن عملية المحاكاة محقّقة تساوي % 96.666 .

4- يتحقّق زمن الاستقرار باستخدام التحكم المباشر (التحكم بحلقة الجهد) (VMC) عند قيمة [msec] 12.69 مع وجود تجاوز في الخرج بنسبة كبيرة تصل إلى %96.32 وتموّج بمقدار[V] 1، أمّا زمن الاستقرار باستخدام التحكم بحلقة التيار (CMC) يتحقّق عند قيمة [msec] 10 مع وجود تجاوز في الخرج بنسبة %60.8 وتموّج بمقدار 0.68 [V]، بينما يتحقّق زمن الاستقرار باستخدام التحكم غير المباشر (التحكم بحلقتي الجهد والتيار) (CMC,VMC) عند قيمة [msec] 0.8، مع وجود تجاوز في الخرج بنسبة %40 وتموّج بمقدار [V] 0.5 .

5- يتحقّق زمن الاستقرار (T_s) عند تغيّر جهد الدخل على شكل تابع قفزة عند قيمة [msec] 0.8 باستخدام التحكم غير المباشر (التحكم بحلقتي الجهد والتيار) (CMC,VMC) مع وجود تجاوز في الخرج بنسبة % 44.60 وتموّج بمقدار[V] 0.9 عندما يصل المبدل إلى الاستقرار.

6- نستنتج من خلال المحاكاة أنّ المبدل Sepic قادر على الحفاظ على جهد خرج ثابت عند تغيّر جهد الدخل، ممّا يجعله مناسب للاستخدام في الأنظمة الكهروضوئية، حيث يساعد استخدامه في تحسين كفاءة وأداء النظام من خلال السماح للألواح الشمسية بالعمل بجهدها الأمثل ومن خلال توفير مصدر طاقة ثابت وموثوق للبطاريات.

التوصيات:

1- دراسة وتطوير نماذج أخرى جديدة للمبدل Sepic واختبار كفاءتها بحيث تحقّق الربح العالي والفعالية العالية مقارنة مع مبدل Sepic التقليدي.

2- استخدام تقنيات مطورة للتحكم بعمل المبدلات الإلكترونية.

3- تنفيذ دارة المبدل الإلكتروني واختبارها عملياً بحيث تحقّق متطلبات التصميم والمحاكاة المدروسة.

المراجع

[1]- Mokhtar Ali & Mohamed Orabi & Mahrous E. Ahmed & Abdelali El-Arouadi, 2010, *"A Single Stage SEPIC PFC Converter for LED Street Lighting Applications*". *IEEE*. Malaysia.

[2]- Asger Bjorn Jorgensen, 2019, *"Derivation, Design and Simulation of the Single-Ended Primary-Inductor Converter (SEPIC)". Department of Energy Technology-Aalborg University*". Denmark.

[3]- Shruti Pramodrao Patil & S. R. Paraskar, 2021, *"Design and Simulation of DC-DC Converters for Photovoltaic System". International Journal of Progressive Research in Science and Engineering*. India, Vol.2, No.6**.**

[4]- N. Janaki & SureshAdhithya, G. R. & Joe Edward, C. & Veeraraghavan, K. 2021, *"Efficient Operation of DC-DC Converter Using Cuk and Sepic Topology for the Application of Photovoltaic System"***.** *Annals of R.S.C.B.* India, Vol.25,212-218.

[5]- Cristri, A. W. & Iskander, R. F. 2017, *"Analysis and Design of Dynamic Buck Converter with Change in Value of Load Impedance". Science Direct*. Indonesia.

[6]- M. Darameičikas & F. Muhammad-Sukki & S. H. Abu-Bakar & N. Sellami & N.A. Bani & A. Abubakar Mas'ud & J.A. Ardila-Rey, 2017, *"Design of a DC/DC Converter in Residential Solar Photovoltaic System". Iop Conf.*

[7]- Ejiofor Mac-Rowland Chidera, 2019, *"Design and Analysis of Developed Sepic Converter"*. NICOSIA.

[8]- Dongbing Zhang, 2013, "*AN-1484 Designing A SEPIC Converter*".*Texas Instruments.*

[9]- Ratna Ika Putri & Surya Nata & Bambang Priyadi, 2022, *"Battery charging control using photovoltaic with sepic converter". International Journal of Frontier Technology and Engineering (IJFTE).* Indonesia, Vol.01, No.01,33-41.